

НАСТАВНО-НАУЧНОМ ВЕЋУ

Предмет: Подобност теме и кандидата Радомира Јаковљевића за израду докторске дисертације

Одлуком ННВ бр. 797 од 30.4.2014. године, именовани смо за чланове Комисије за оцену услова и прихватање теме докторске дисертације кандидата Радомира Јаковљевића под насловом „Паралелни меморијски подсистеми за примену у обради слике и видеа у мобилним уређајима“.

На основу материјала приложеног уз Захтев кандидата, Комисија подноси следећи

ИЗВЕШТАЈ

1. Подаци о кандидату

1.1. Биографски подаци

Радомир Јаковљевић рођен је 12. новембра 1982. године у Горњем Милановцу, где је завршио основну и средњу школу са одличним успехом. Електротехнички факултет у Београду уписао је 2001. године, а дипломирао 2008. на одсеку за рачунарску технику и информатику са просечном оценом 8,93.

Током студија учествовао је у пројектовању, развоју и одржавању академске рачунарске мреже Студентског дома „Патрис Лумумба“ у Београду. Истраживањем паралелних архитектура процесора за дигиталну обраду слике и видеа почео је да се бави током стручне праксе у компанији „Силикон Хајв“ у Холандији, где је провео осам месеци током 2007. и 2008. године. На основу добијених резултата објавио је два научна рада на престижним међународним IEEE конференцијама и одбранио дипломски рад под називом „Метод за повећање ефикасности двонивовске меморијске хијерархије“. По завршетку праксе и дипломирању, уписао је докторске студије на Електротехничком факултету у Београду и тада успоставио сарадњу између факултета и компаније „Силикон Хајв“. У оквиру те сарадње, као запослени факултета на месту сарадника, реализовао је трогодишњи истраживачко-развојни пројекат који представља његов докторски рад. Иновативна идеја докторског рада пријављена је у Патентном заводу Сједињених Америчких Држава и у процесу је публикација у признатом међународном часопису. Крајњи резултати тог рада уграђени су у најсавременије Интелове чипове за мобилне уређаје, који се могу наћи у производима на тржишту, а њихово даље усавањање је настављено.

Радомир је од 2011. године запослен у развојном центру Интел корпорације у Београду, која је тада преузела компанију „Силикон Хајв“. Он се у Интелу бави савременим архитектурама и реализацијама хардвера и фирмвера за обраду слике и видеа у мобилним уређајима. Тренутно води тим за развој специфичних хардверских блокова за убрзање те обраде.

1.2. Стечено научно-истраживачко искуство

У оквиру програма докторских студија на Електротехничком факултету у Београду, кандидат је положио следеће испите:

Назив испита	Акроним	Оцена	ЕСПБ
Пројектовање рачунара у ВЛСИ техници	ДС1ВЛС	10	9
Архитектуре за подршку софтверским системима	ДС2АПС	10	9
Моделовање и мерење рачунарских перформанси	ДС2ММР	10	9
Сигурност и заштита рачунарских система	ДС1СЗР	7	9
Увод у научни рад	ДС2УНР	10	6
Одабрана поглавља из оперативних система	ДС1ОПО	10	9
Развој микропроцесорског софтвера	ДС1РМС	10	9
ТЦП/ИП архитектура	ДС2ТЦП	9	9
Одабрана поглавља из архитектуре рачунарских система	ДС1ОПА	10	9
Локалне рачунарске мреже	ДС1ЛРМ	10	9

У оквиру рада на истраживачко-развојним пројектима на факултету и у компанији „Силикон Хајв“, а касније и у Интел корпорацији, кандидат је поднео за објављивање следеће научно-истраживачке радове у признате међународне часописе:

- [1] Jakovljevic R., Beric A., Van Dalen E., Milicev D.: *A New Parallel Memory Subsystem for Sub-Pixel Motion Estimation*
- [2] Jakovljevic R., Milicev D., Beric A., Yedema W., Augusteijn L.: *Evaluation of compiler code optimizations in embedded signal processing domain*

Кандидат је, као запослени Интел корпорације, заштитио иновативну идеју свог докторског рада подневши следећу пријаву Патентном заводу Сједињених Америчких Држава:

- [3] Jakovljevic R., Beric A., Van Dalen E., and Milicev D.: *Electronic apparatus having parallel memory banks*, Patent Application WO/2013/106210 A1, 18 July, 2013, Available online at: <http://patentscope.wipo.int/search/en/WO2013106210>.

Кандидат је на престижним међународним IEEE конференцијама објавио следеће научно-истраживачке радове:

- [4] Jakovljevic R., Beric A.: *N-meander scanning trace a method for the on-chip bandwidth reduction*, Proceedings of the 15th IEEE International Conference on Image Processing (ICIP), San Diego, USA, Oct 2008., pp. 1404-1407
- [5] Jakovljevic R., Beric A.: *A method for improving the efficiency of a two-level memory hierarchy*, Proceedings of the IEEE Workshop on Signal Processing Systems (SiPS), Washington DC, USA, Oct 2008., pp. 37-42

Кандидат је одржао следећа предавања у вези са темом докторске дисертације:

- [6] Jakovljevic R., El Mezeni D., Krsmanovic V.: *Highly parallel and low-power processor architectures*, предавање по позиву одржано на ТЕЛФОР конференцији у новембру 2009. године у Београду.
- [7] Jakovljevic R., *Architectures for embedded video processing*, јавно предавање одржано на Електротехничком факултету у Београду у јануару 2009. године.

1.3. Оцена подобности кандидата за рад на предложеној теми

Кандидат је кроз свој досадашњи научно-истраживачки рад најпре анализирао недостатке, а потом и предложио нови метод, у радовима [4] и [5], за повећање ефикасности постојећих двонивовских паралелних меморијских подсистема у обради видеа на векторским процесорима. Потом је развио нову архитектуру паралелног меморијског подсистема, описану у раду [1] и патентној апликацији [3]. Та архитектура је развијена на основу анализе недостатака постојећих решења, а у односу на захтеве савремених метода обраде слике и видеа у мобилним уређајима. Осим са становишта архитектуре процесора, кандидат је у раду [2] проблем посматрао и са становишта софтвера, тј. фирмвера, анализирајући и мерећи могућности компајлера да повећа перформансе и ефикасност обраде слике и видеа. Вишегодишње истраживачко и радно искуство кандидата у области, резултати објављени у поменутих радовима, патентна апликација под покровитељством компаније Интел и примена предложеног решења меморијског подсистема у најсавременијим Интеловим чиповима за мобилне уређаје у потпуности квалификују кандидата за рад на предложеној теми.

2. Предмет и циљ истраживања

У савременом технолошком добу, креирање и прегледање дигиталних слика и видео снимака део је свакодневног живота. Традиционални уређаји за креирање су дигитални фотоапарати и видео камере, а за прегледање персонални рачунари и телевизори. Међутим, у ове сврхе све више се користе савремени мобилни уређаји попут паметних телефона и таблет рачунара. Њихова предност је у комбинацији преносивости, бежичног приступа интернету и разноврсних функција у једном уређају. То кориснику омогућава да креира слике и видео снимке где год да се налази и да их одмах подели са другима преко интернета. Такође, где год се налазио, корисник може да прегледа слике и видео снимке, било да су смештени у меморији уређаја или на интернет сервисима попут Јутјуба и Фејсбука.

Услед велике популарности мобилних уређаја постоји и потреба за сталним унапређењем њихових функција везаних за слику и видео. Како су ове функције засноване на дигиталној обради слике и видеа, потребно је, са једне стране, унапређење метода обраде у циљу постизања бољег визуелног квалитета слике и видеа, а са друге, унапређење хардверско-софтверске реализације тих метода да би се убрзала обрада и продужило трајање батерије уређаја. Предложена теза ће се бавити аспектом реализације метода обраде и архитектурама процесора специјализованим за ту намену. Притом ће фокус бити на меморијском подсистему за податке, који је најчешће уско грло перформанси и један од највећих потрошача енергије код таквих процесора.

Савремени процесори за обраду слике и видеа заснивају се на паралелним архитектурама, са циљем да се искористе различите врсте паралелизма у методама обраде и тако постигну високе перформансе. Притом се, за мобилне уређаје, примењују оне врсте паралелних архитектура које омогућују ниску потрошњу енергије уз високе перформансе. Једна од често примењиваних је векторска архитектура процесора. Ова архитектура садржи извршне јединице које једном инструкцијом обрађују низ података у паралели, што омогућује вишеструко убрзање у односу на скаларне процесоре где се једном инструкцијом врши обрада једног податка. Истовремено, потрошња енергије је мања него код скаларних процесора јер се инструкције дохватљају и декодују мањи број пута по обрађеном податку. Међутим, за перформансе векторског процесора, поред таквих извршних јединица, кључан је и паралелни меморијски подсистем. Он треба да обезбеђује податке извршним јединицама на такав начин да се најефикасније искористи могућност паралелне обраде у њима. Паралелни меморијски подсистем кључан је и за потрошњу, јер је меморија један од највећих потрошача енергије у савременим технологијама израде полупроводничких чипова.

Предмет овог рада су архитектуре и функционалности паралелног меморијског подсистема за векторске процесоре намењене обради слике и видеа. **Циљ рада** је да се унапређењем функционалности и архитектуре паралелног меморијског подсистема повећају перформансе и смањи потрошња таквих процесора, а да се притом не повећа заузеће површине на чипу.

2.1. Релевантни библиографски извори

Предвиђена истраживања у предложеној дисертацији надовезују се на резултате који су објављени у следећим радовима:

- [1] Budnik P., Kuck D.: *The Organization and Use of Parallel Memories*, IEEE Transactions on Computers, Vol C-20, No 12, 1971, pp. 1566-1569.
- [2] Lawrie D., Vora C.: *The Prime Memory System for Array Access*, IEEE Transactions on Computers, Vol C-31, No 5, 1982, pp. 435-442.
- [3] Lee D.: *Scrambled storage for parallel memory systems*, Proceedings of the 15th Annual International Symposium on Computer Architecture, 1988, pp. 232-239.
- [4] Park J. W.: *An efficient buffer memory system for subarray access*, IEEE Transactions on Parallel and Distributed Systems, Vol 12, No 3, 2001, pp. 316-335.
- [5] Tanskanen J. K., Creutzburg R., Niittylahti J. T.: *On Design of Parallel Memory Access Schemes for Video Coding*, Journal of VLSI Signal Processing Systems, Vol 40, No 2, 2005, pp. 215-237.
- [6] Aho E., Vanne J., Hamalainen T.: *Parallel Memory Architecture for Arbitrary Stride Accesses*, IEEE Design and Diagnostics of Electronic Circuits and Systems, 2006, pp. 63-68.
- [7] Kuzmanov G., Gaydadjiev G., Vassiliadis S.: *Multimedia rectangularly addressable memory*, IEEE Transactions on Multimedia, Vol 8, No 2, 2006, pp. 315-322.
- [8] Vanne J., Aho E., Hamalainen T., Kuusilinn K.: *A Parallel Memory System for Variable Block-Size Motion Estimation Algorithms*, IEEE Transactions on Circuits and Systems for Video Technology, Vol 18, No 4, 2008, pp. 538-543.
- [9] Peng J.-Y., Yan X.-L., Li D.-X., Chen L.-Z.: *A parallel memory architecture for video coding*, Journal of Zhejiang University – Science A, Vol 9, 2008, pp. 1644-1655.
- [10] Lo W.-Y., Lun D., Siu W.-C., Wang W., Song J.: *Improved SIMD Architecture for High Performance Video Processors*, IEEE Transactions on Circuits and Systems for Video Technology, Vol 21, No 12, 2011, pp. 1769-1783.
- [11] Beric A., Van Meerbergen J., De Haan G., Sethuraman R.: *Memory-Centric Video Processing*, IEEE Transactions on Circuits and Systems for Video Technology, Vol 18, No 4, 2008, pp. 439-452.
- [12] Lentaris G., Reisis D.: *A Graphics Parallel Memory Organization Exploiting Request Correlations*, IEEE Transactions on Computers, Vol 59, No 6, 2010, pp. 762-775.

3. Полазне хипотезе

Полазна хипотеза овог истраживања јесте да се унапређењем функционалности и архитектуре паралелног меморијског подсистема, а без измена других делова векторског процесора за обраду слике и видеа, могу повећати његове перформансе и смањити потрошња енергије. Претпоставка је и да постојећи паралелни меморијски подсистеми ограничавају перформансе и неефикасно троше енергију, јер нису довољно добро прилагођени захтевима најсавременијих метода обраде.

4. Научне методе истраживања

Истраживање ће обухватити анализу постојећих решења, извођење закључака о њиховим ограничењима и синтезу новог решења паралелног меморијског подсистема. У оквиру тога, предвиђена је евалуација релевантних параметара предложеног решења у савременим полупроводничким технологијама за израду чипова, као и поређење са постојећим решењима у практичној примени.

Истраживање ће делом бити спроведено на Електротехничком факултету у Београду, а делом у компанији „Силикон Хајв“ из Холандије, која је део Интел корпорације и која се бави развојем процесора и система на чипу за обраду слике и видеа. Сарадња са овом компанијом донеће најсавременије захтеве индустрије у вези са предметом истраживања, а очекује се и примена предложеног решења у њиховим процесорима за мобилне уређаје. На тај начин ће истраживање добити на значају и бити подигнуто на врх таласа технолошког развоја.

5. Очекивани научни допринос

Као главни допринос овог истраживања очекује се следеће:

1. Анализа циљних метода обраде слике и видеа са становишта њихове реализације на векторском процесору, а са фокусом на приступе подацима у паралелном меморијском подсистему. Циљ анализе је да се идентификују ограничења брзине обраде и неефикасности у потрошњи енергије, које намећу постојеће архитектуре паралелног меморијског подсистема.
2. Изналажење нових функционалности паралелног меморијског подсистема, које су потребне да се превазиђу идентификована ограничења постојећих подсистема и на тај начин омогуће и бржа обрада на векторском процесору и нижа потрошња енергије меморијског подсистема.
3. Изналажење нове архитектуре паралелног меморијског подсистема, која реализује предложене нове, као и функционалности постојећих паралелних подсистема. Уз то се очекује да за постизање брже обраде и ниже потрошње енергије предложена архитектура не захтева већу површину на чипу од архитектура других паралелних подсистема, чиме би предложено решење било ефикасније у сваком погледу.
4. Аналитичка и експериментална евалуација, којом би се показале предности предложене архитектуре на примеру неке од добро познатих метода из области обраде слике и видеа.
5. Могућност практичне примене предложене архитектуре.

6. План истраживања и структура рада

На почетку истраживања потребно је детаљно проучити релевантну литературу, тј. савремене методе обраде слике и видеа, као и савремена решења паралелног меморијског подсистема. Потом треба анализирати реализације метода обраде на векторским процесорима и идентификовати ограничења перформанси и неефикасности у потрошњи енергије, која намећу постојећи паралелни меморијски подсистеми. На основу те анализе треба предложити ефикасније решење паралелног меморијског подсистема. За предложено решење треба реализовати симулатор, интегрисати га у симулатор процесора, и извршити евалуацију перформанси и других релевантних параметара. За развој симулатора и извршавање симулација биће коришћени алати компаније „Силикон Хајв“. Предложено решење такође треба реализовати на језику високог нивоа за опис хардвера и одредити релевантне карактеристике у некој од савремених технологија израде чипова. На крају, потребно је демонстрирати предности предложеног решења у виду комплетне реализације неке од метода обраде слике и видеа на векторском процесору, уз поређење са постојећим решењима.

7. Квалификациони испит

Кандидат је дана 30.4.2014. полагао квалификациони докторски испит, односно обавио јавну одбрану теме докторске дисертације пред комисијом у саставу проф. др Зоран Јовановић, проф. др Душан Старчевић и проф. др Лазар Сарановац. Ова комисија закључила је да је кандидат задовољио критеријуме и тиме положио квалификациони испит, односно одбранио тему.

8. Закључак и предлог

На основу свега изложеног, Комисија констатује да дипломирани инжењер Радомир Јаковљевић испуњава потребне услове да може приступити изради докторске дисертације. Комисија овом приликом предлаже незнатну промену наслова теме у „**Архитектура паралелног меморијског подсистема за обраду слике и videa на мобилним уређајима**”.

Ужа научна област предложене теме је рачунарска техника и информатика. За ментора се предлаже проф. др Драган Милићев, ванредни професор Електротехничког факултета Универзитета у Београду.

Стога Комисија предлаже Наставно-научном већу Електротехничког факултета у Београду да одобри Радомиру Јаковљевићу израду докторске дисертације под горе наведеним насловом под руководством ментора проф. др Драгана Милићева.

У Београду, 5.5.2014.

ЧЛАНОВИ КОМИСИЈЕ

др Драган Милићев, ванредни професор
Универзитет у Београду – Електротехнички факултет

др Зоран Јовановић, редовни професор
Универзитет у Београду – Електротехнички факултет

др Лазар Сарановац, ванредни професор
Универзитет у Београду – Електротехнички факултет

др Душан Старчевић, редовни професор
Универзитет у Београду – Факултет организационих наука