

## НАСТАВНО-НАУЧНОМ ВЕЋУ

**Предмет:** Подобност теме и кандидата Уроша Раденковића, мастер инжењера електротехнике и рачунарства, за израду докторске дисертације под насловом „**Спекулативно извршавање инструкција са непрецизно предвиђеним операндима**“.

Одлуком 1290/55 бр. од 12.09.2023. године, именовани смо за чланове Комисије за оцену подобности теме и кандидата Уроша Раденковића, за израду докторске дисертације и научне заснованости теме „**Спекулативно извршавање инструкција са непрецизно предвиђеним операндима**“ (енг. *Speculative execution of instructions with imprecisely predicted operands*).

На основу материјала приложеног уз Захтев кандидата, Комисија подноси следећи

## ИЗВЕШТАЈ

### 1. Подаци о кандидату

#### 1.1. Биографски подаци

Урош Раденковић рођен је 20. августа 1993. године у Јагодини, Република Србија. Основну школу „Бошко Ђуричић” у Јагодини завршио је као ђак генерације и носилац Вукове дипломе. Гимназију у Јагодини „Светозар Марковић”, природно-математичког смера, завршио је као носилац Вукове дипломе 2012. године. Током основне и средње школе учествовао је на републичким такмичењима из физике и хемије. За успехе током школовања добио је Октобарску награду града Јагодине 2007. године.

Након завршене средње школе, уписао се на Електротехнички факултет у Београду, студијски програм Електротехника и рачунарство, а дипломирао на Модулу за рачунарску технику и информатику 2016. године са просечном оценом 9,33. Дипломски рад „*Унапређење визуелног дебагера за језик Capsules за развој графичких корисничких интерфејса Веб апликација*” под менторством проф. др Драгана Милићева, одбранио је са оценом 10. Током основних студија био је демонстратор на неколико предмета при Катедри за рачунарску технику и информатику. Такође, током основних студија био је на пракси у фирми „SOL”.

Дипломске академске – мастер студије на Електротехничком факултету у Београду, на Модулу за рачунарску технику и информатику уписао је у октобру 2016. године. Мастер рад „*Алат за тестирање система за предвиђање скокова код процесора са проточном обрадом*” под менторством проф. др Захарија Радивојевића, одбранио је 2018. са оценом 10. Просечна оцена на мастер студијама је 10,00.

Докторске академске студије на Електротехничком факултету у Београду уписао је 2018. године и положио је све испите са просечном оценом 10,00. У истраживачком раду оријентисао се ка областима архитектуре и организације рачунара, са акцентом на спекулативном извршавању. Похађао је летњу школу *ACACES (Advanced Computer Architecture and Compilation for High-performance Embedded Systems)* 2019. године. Током мастер и докторских студија објавио је један рад као први аутор у часопису са SCI листе и 9 научних радова на домаћим и страним конференцијама као аутор или коаутор. Био је рецензент научних радова на конференцији *ETRN* и у часопису *Facta Universitatis, Series: Electronics and Energetics*.

Од децембра 2016. запослен је био као сарадник у настави на Електротехничком факултету у Београду. Од децембра 2018. је запослен као асистент на истом факултету и тренутно је ангажован на предметима: Објектно-оријентисано програмирање 1, Архитектура рачунара, Оперативни системи 1, Практикум из оперативних система, Архитектура и организација рачунара 1 и Микропроцесорски системи.

Током периода у ком је запослен на Електротехничком факултету учествује на више научних и комерцијалних пројеката. Учесник је или је био учесник на неколико научних пројекта: 1) „Развој дигиталних технологија и умрежених сервиса у системима са уграђеним електронским компонентама” који финансира Министарство просвете, науке и технолошког развоја; 2) „УНАР – Унапређење наставе из Архитектуре рачунара” који је финансирало Министарство просвете, науке и технолошког развоја; 3) „*Advancing novel textual similarity-based solutions in software development (AVANTES)*” који финансира Фонд за науку Републике Србије; и 4) „*Belgrade Data Innovation Hub (BELDIH)*” - HORIZON 2020. У периоду од претходне три године учествовао је као предавач у оквиру УНДП програма за преквалификације у ИТ сектору, у организацији Електротехничког факултета у Београду. На комерцијалним пројектима је сарађивао са неколико домаћих и страних фирми и колегама са других катедри Електротехничког факултета. Један такав пројекат је „Развој и реализација софтвера за прорачун звучне изолације” у сарадњи са фирмом „URSA”.

## 1.2. Стечено научноистраживачко искуство

Урош Раденковић је у свом истраживачком раду показао изузетно интересовање за области архитектуре и организације рачунара, са посебним акцентом на механизме за предвиђање скокова и предвиђање вредности.

Уписао је докторске академске студије школске 2018/2019. године на Електротехничком факултету Универзитета у Београду, на Модулу за Рачунарску технику и информатику. Све испите предвиђеним овим студијским програмом је положио са просечном оценом 10,00 и остварио 120 ЕСПБ. Списак положених испита приказан је у табели која следи:

| Назив предмета                                                   | Оцена | ЕСПБ | Датум полагања испита |
|------------------------------------------------------------------|-------|------|-----------------------|
| (13Д111ЛРМ) Локалне рачунарске мреже                             | 10    | 9    | 01.07.2019.           |
| (13Д111ИП) Интернет програмирање                                 | 10    | 9    | 10.07.2019.           |
| (13Д111ВЛС) Пројектовање рачунара у ВЛСИ техници                 | 10    | 9    | 07.02.2020.           |
| (13Д111СМ) Сензорске мреже                                       | 10    | 9    | 18.09.2020.           |
| (13Д111ОПА) Одабрана поглавља из архитектуре рачунарских система | 10    | 9    | 19.09.2020.           |

|                                                         |    |   |             |
|---------------------------------------------------------|----|---|-------------|
| (19Д111ВИЕ) Вештачка интелигенција и експертски системи | 10 | 9 | 16.09.2021. |
| (19Д051НМ) Неуралне мреже                               | 10 | 9 | 22.09.2021. |
| (19Д111НАМ) Напредни алгоритми машинског учења          | 10 | 9 | 25.09.2021. |
| (19Д091УНР) Увод у научни рад                           | 10 | 6 | 01.07.2022. |
| (19Д111СДМ) Софтверски дефинисане мреже                 | 10 | 9 | 21.09.2022. |

Кандидат је испунио све обавезе предвиђене наставним планом и програмом докторских студија: Студијски истраживачки рад I (15 ЕСПБ), Студијски истраживачки рад II (15 ЕСПБ) и Научно стручни рад (3 ЕСПБ).

Досадашњи резултати кандидата приказани су кроз више публикација на домаћим и међународним конференцијама као и једног рада у часопису са SCI листе. У наставку следи списак публикација:

Радови у часописима са SCI листе:

1. U. Radenković, M. Mićović, Z. Radivojević, **Evaluation and Benefit of Imprecise Value Prediction for Certain Types of Instructions**, Electronics , Vol. 12, No. 17, pp. 1 - 23, Aug, 2023.  
[ISSN: 2079-9292, M22, IF<sub>2022</sub>=2.9]

Радови на страним конференцијама:

1. U. Radenkovic, M. Micovic, Z. Radivojević, **A mechanism for mitigation of branch prediction calculation latency**, ICIST 2020 - 10th International Conference on Information Society and Technology, pp. 146 - 149, Society for Information Systems and Computer Networks, Копаоник, Србија, Mar, 2020. [M33]

Радови на домаћим конференцијама:

1. У. Раденковић, М. Мићовић, Ф. Хаџић, З. Радивојевић, **Алат за тестирање система за предвиђање скокова**, Зборник радова 25. научне конференције "YU INFO 2019", pp. 77 - 82, Информационо друштво Србије, Копаоник, Србија, Mar, 2019. [M63]
2. У. Раденковић, В. Јоцовић, М. Мићовић, А. Милаковић, Д. Драшковић, **Скуп података софтверских клонова типа четири за обраду матрица**, Зборник радова 28. ИКТ конференције "YU info 2022", pp. 36 - 40, Информационо друштво Србије, Копаоник, Србија, Mar, 2022. [M63]
3. М. Мићовић, У. Раденковић, **Изазови у реализацији наставе на предмету основних студија Програмирање мобилних уређаја**, Примена слободног софтвера и отвореног хардвера ПССОХ 2021, pp. 1 - 7, Универзитет у Београду, Електротехнички факултет, Београд, Србија, Oct, 2021. [M63]
4. М. Вукасовић, М. Мићовић, У. Раденковић, В. Јоцовић, Д. Драшковић, **Примена виртуелне стварности у оквиру медицинских третмана**, 23. конференција "ЈУ ИНФО 2017", pp. 105-110, Информационо друштво Србије, Копаоник, Србија, Март, 2017. [M63]
5. Д. Драшковић, М. Мићовић, У. Раденковић, М. Вукасовић, С. Делчев, В. Јоцовић, Ж. Шуштран, Б. Николић, **Реализација веб система за управљање и надгледање софтверских пројеката**, 23. конференција "ЈУ ИНФО 2017", pp. 99-104, Информационо друштво Србије, Копаоник, Србија, Март, 2017. [M63]
6. Ф. Хаџић, З. Радивојевић, М. Мићовић, У. Раденковић, **Конфигурабилне аритметичко логичке јединице реализоване коришћењем проточне обраде**, 24. конференција "ЈУ ИНФО 2018", pp. 111-116, Информационо друштво Србије, Копаоник, Србија, Март, 2018. [M63]
7. М. Мићовић, У. Раденковић, В. Јоцовић, Т. Шекуларац, Ф. Хаџић, Ж. Шуштран, Д. Драшковић, **Имплементациони детаљи алгоритма шифровања CRYPTO1**, 24.

конференција "ЈУ ИНФО 2018", pp. 26-30, Информационо друштво Србије, Копаоник, Србија, Март, 2018. [М63]

8. Д. Драшковић, Н. Којић, М. Мићовић, У. Раденковић, **Имплементација система за прикупљање података, генерисање кластера и препорука помоћу машинског учења**, 24. конференција "ЈУ ИНФО 2018", pp. 167-172, Информационо друштво Србије, Копаоник, Србија, Март, 2018. [М63]

### 1.3. Оцена подобности кандидата за рад на предложеној теми

Дана 20.09.2023. године, кандидат Урош Раденковић је на Електротехничком факултету Универзитета у Београду усмено полагао испит о подобности предложене теме докторске дисертације и кандидата (докторски испит), пред комисијом у саставу:

- ван. проф. др Милош Цветановић, доктор електротехничких наука, вандредни професор, Електротехнички факултет, Универзитет у Београду
- ван. проф. др Владимир Миловановић, доктор електротехничких наука, вандредни професор, Факултет инжењерских наука, Универзитет у Крагујевцу
- доц. др Драгомир Ел Мезени, доктор електротехничких наука, доцент, Електротехнички факултет, Универзитет у Београду

На јавној усменој одбрани предложене теме Комисија је кандидата оценила оценом **задовољно**.

## **2. Предмет и циљ истраживања**

Спекулативно извршавање је значајна техника на нивоу хардвера коју модерни процесори користе како би побољшали време извршавања. Ова техника представља извршавање инструкција унапред (спекулативно извршавање), не знајући да ли је заиста потребно извршити их. Неки механизми спекулативног извршавања су предвиђање скокова (енг. *branch prediction*) и предвиђање вредности (енг. *value prediction*).

Предвиђање скокова је механизам који одређује које инструкције треба извршавати након инструкције скока не чекајући да се исход скока одреди. То могу бити инструкције непосредно након скока (енг. *branch not taken*) или инструкције са одредишне адресе скока (енг. *branch taken*). Дакле, могућа су само два исхода предвиђања. На основу идеје о предвиђању скокова, настао је механизам предвиђања вредности, који се данас активно истражује [1-11] и још увек није имплементиран на комерцијалним процесорима. Овај механизам спекулативног извршавања омогућава да се реши проблем зависности по подацима (енг. *true data dependencies*) где нека (зависна) инструкција не може да настави извршавање зато што мора да сачека резултат друге инструкције која још увек није завршена. У оваквој ситуацији може се користити механизам предвиђања вредности како би се предвидео резултат (предвиђена вредност) незавршене инструкције. Даље, са том предвиђеном вредношћу се може наставити спекулативно извршавање зависне инструкције. За разлику од предвиђања скокова, где постоје два исхода, предвиђена вредност може имати било коју вредност (скуп вредности је одређен ширином податка).

Управо због чињенице да предвиђена вредност може имати било коју вредност, велики изазов у свету архитектуре рачунара је направити прецизан предиктор вредности. За разлику од предиктора скокова, који постижу прецизност од 99% [12] и покривају све скокове, постојећи предиктори вредности не могу остварити такву прецизност задржавајући покривеност свих инструкција. У случају лоше предвиђене вредности, процесор мора повратити стање процесора као пре почетка спекулативног извршавања (опоравак од промашаја). Код механизма предвиђања вредности опоравак се често дешава због мање

прецизности предиктора што захтева додатно процесорско време чинећи тај процес скупим са становишта укупног времена извршавања.

Предмет истраживања ове докторске дисертације је спекулативно извршавања одређених типова инструкција са непрецизно предвиђеним операндима. За разлику од коришћења предиктора вредности за предвиђање резултата инструкције, у склопу дисертације се разматра предвиђање операнда инструкције. Након тога се израчунава резултат инструкције на основу предвиђеног операнда и познатог операнда чија је вредност одмах доступна процесору (вредност регистра или непосредна вредност). Операнди који се предвиђају јесу они који нису одмах доступни процесору, а то су операнди који потичу из меморије јер они могу изазвати заустављање извршавања због непостојања траженог податка у кеш меморији (енг. *cache miss*).

Инструкције које су погодне за предвиђање су оне чији резултат не зависи од свих битова операнда који се предвиђа, као што су нпр. логичко *или* и логичко *и*. На пример ако познати операнд на неким позицијама има вредност један то значи да предвиђени операнд на тим позицијама може имати било које вредности код инструкције *или*. Такође, погодне инструкције за предвиђање операнда су инструкције чији резултат јесте само постављање индикатора у програмској статусној речи. Такве инструкције су инструкције поређења и тестирања. На пример ако се предвиђени операнд пореди са нулом и ако је његова стварна вредност већа од нуле, довољно је да предвиђена вредност буде било која вредност већа од нуле или ако се тестира са нулом, тада предвиђени операнд може имати било коју вредност. Одабиром оваквих инструкција могуће је добити тачан резултат инструкције, иако је можда операнд непрецизно предвиђен. Поред овога, инструкција која користи резултат, можда неће користити цео резултат, већ само неки његов део – користан резултат. На пример, наредна инструкција користи неке индикаторе програмске статусне речи, а не све, па вредности осталих индикатора нису битне.

Циљ овог истраживања јесте приказивање феномена да је могуће доћи до тачног резултата инструкције и у ситуацијама са непрецизно предвиђеним операндима чиме се избегава трошење процесорског времена на опоравак од промашаја. У сврху тога биће развијена два аналитичка модела спекулативног извршавања инструкција са предвиђеним операндима. Први модел представља извршавање само са тачно предвиђеним операндима, што сигурно води до тачног резултата инструкције. У случају непрецизно предвиђеног операнда, опоравак од промашаја је обавезан. Други модел дозвољава да се извршавање настави иако је операнд непрецизно предвиђен уколико је резултат инструкције исправан. Опоравак од промашаја код другог модела спроводи се само у ситуацији када резултат инструкције није исправан. Међутим, овај модел укључује додатно извршавање инструкције за коју се вршило предвиђање у тренутку када права вредност операнда постане доступна. На тај начин се врши провера да ли су резултати добијени са предвиђеним и са правим операндом идентични. Циљ истраживања јесте да се на основу тестова перформанси процесора дефинишу услови под којима извршавање према моделу са непрецизно предвиђеним операндима постиже боље време извршавања од извршавања према моделу са само тачно предвиђеним операндима. Услови ће бити дефинисани у аналитичком облику и укључиваће параметре као што су кашњење меморије, време потребно за опоравак од промашаја, време извршавања појединачне инструкције као и прецизност постојећих предиктора вредности.

Значај овог истраживања огледа се у томе да отвара нове видике на пољу архитектуре и организације рачунара, пре свега у области предвиђања вредности, где се пажња искључиво обраћа на исправан резултат инструкције иако је можда операнд непрецизно предвиђен. Као што је поменуто, у процесорима и даље није имплементирано спекулативно извршавање коришћењем механизма предвиђања вредности највише због потребе за честим опоравцима од промашаја. Модел извршавања са непрецизно предвиђеним операндима може послужити за даља разматрања могуће имплементације таквог спекулативног извршавања у постојећим архитектурама. Такође, значај ове теме огледа се и у тренутним истраживањима о чему

сведоче прикупљене референце као и у постојању светског такмичења у предвиђању вредности [13].

### 3. Полазне хипотезе

Предложено истраживање полази од следећих хипотеза:

- Могуће је за погодне типове инструкција добијати исправан резултат иако је непрецизно предвиђен операнд.
- Могуће је за погодне типове инструкција добијати исправан користан резултат (део резултата инструкције који ће нека наредна да користи) иако је непрецизно предвиђен операнд.
- Могуће је користити постојеће предикторе вредности независно од типа погодних инструкција.
- Могуће је користити постојеће предикторе вредности независно од тога колико би инструкција, за коју се предвиђа операнд, чекала операнд из меморије у случају да се не користи предвиђање.
- Постоје ситуације у којима је прецизност тачног резултата инструкције на основу предвиђеног операнда већа од прецизности тачно предвиђеног операнда.
- Постоје ситуације у којима извршавање са непрецизно предвиђеним операндима може постизати боље време извршавања од извршавања само са тачно предвиђеним операндима на основу постојећих предиктора вредности.

### 4. Научне методе истраживања

На самом почетку биће детаљно истражени предиктори вредности представљени у отвореној литератури као и предиктори представљени у оквиру светског такмичења у предвиђању вредности. Од истражених предиктора биће формиране две групе предиктора. Једна група садржаће предикторе који су једноставни и немају механизме којима одређују када ће вршити предвиђање (енг. *confidence mechanisms*) [2-4]. Другу групу чиниће сложени предиктори са поменутим механизмима. Ове групе предиктора биће коришћене приликом евалуације решења.

За потребе евалуације два модела извршавања која ће бити представљена, биће имплементиран симулатор који ће користити трагове извршавања (енг. *trace-driven simulator*). У оквиру симулатора биће имплементирани горепоменуте групе постојећих предиктора. Намена овог симулатора јесте да прикупи неопходну статистику извршавајући инструкције према моделима извршавања са предвиђањем вредности операнда. Овај симулатор ће бити имплементиран у виду програма који ће прихватати једну конфигурациону датотеку са информацијама као што су путање до трагова извршавања и конфигурације предиктора. Излаз симулатора ће бити датотеке са прикупљеном статистиком за сваки траг извршавања.

Трагови извршавања (енг. *program traces*) биће формирани коришћењем симулатора *gem5* [14] који ће бити надограђен новим модулом за генерисање трагова извршавања. Симулатор *gem5* биће коришћен у емулационом моду (енг. *syscall emulation*) који подржава емулацију најбитнијих услуга *Linux* оперативног система. Овај мод рада симулатора *gem5* пружа могућност да се на њему извршавају поменути тестови SPEC[15] и EEMBC[16] чији ће трагови извршавања бити формирани. Над формираним скупом трагова извршавања биће спроведена анализа вредности операнда погодних инструкција за предвиђање. Ова анализа

треба да покаже колико битова операнда чија се вредност предвиђа треба тачно предвидети како би резултат инструкције био тачан.

На основу прикупљене статистике биће урађена евалуација модела извршавања који ће бити дефинисани. На основу прикупљених статистичких података биће аналитички описани услови када извршавање према моделу са непрецизно предвиђеним операндима постиже боље време извршавања од извршавања према моделу са само тачно предвиђеним операндима.

## **5. Очекивани научни допринос**

Очекује се да доприноси овог рада буду остварени у следећим правцима:

- Преглед и исцрпна анализа постојећих механизма предвиђања вредности који ће обухватити начине њихових функционисања као и начине опоравка процесора услед лошег предвиђања.
- Опис карактеристика инструкција и њихових операнда који су погодни за предвиђање у случајевима непрецизно предвиђених вредности.
- Дефинисање два аналитичка модела извршавања са предвиђањем операнда, једног који представља извршавање само са тачно предвиђеним операндима и другог који представља извршавање и са тачно и са непрецизно предвиђеним операндима уколико је резултат инструкције исправан.
- Надоградња симулатора *gem5* модулом за генерисање трагова извршавања као и скуп трагова извршавања који ће бити добијени.
- Имплементација новог симулатора за потребе извршавања инструкција на основу модела који ће бити дефинисани. У склопу симулатора биће имплементирани постојећи механизми предвиђања.

Евалуација дефинисаних модела извршавања и дефинисање услова када извршавање према моделу са непрецизно предвиђеним операндима постиже боље време извршавања од извршавања према моделу са тачно предвиђеним операндима на основу прецизности раније поменутих група предиктора.

## **6. План истраживања и структура рада**

Истраживање ће се састојати од следећих корака:

- На почетку истраживања ће се приступити детаљној анализи постојећих механизма предвиђања вредности. Начини на који се они могу користити на процесорима, њихови доприноси, али и ограничења и сложености које уносе у архитектуру и организацију процесора.
- Након тога, биће анализирана архитектура *x86* на којој ће се спроводити истраживање. У склопу тога биће анализирани инструкције и дефинисани типови операнда који су погодни за предвиђање.
- Наредни корак биће дефинисање аналитичких модела извршавања. Модели ће бити представљени у виду усмерених графова, где ће сваки чвор представљати једну инструкцију или стање у које процесор прелази услед неопходног опоравка због промашаја. За сваки модел биће дефинисано математичко очекивање које ће представљати време извршавања одређеног броја инструкција према том моделу.
- Потом ће се приступити надоградњи симулатора *gem5* како би се формирали трагови извршавања тестова перформанси SPEC и EEMBC. Такође, одмах ће се приступити и

имплементацији новог симулатора са анализираним предикторима вредности. Овај нови симулатор ће подржати извршавање инструкција према дефинисаним аналитичким моделима и његов излаз ће бити прикупљена статистика извршавања.

- Наредни корак у истраживању биће спровођење симулација на имплементираним симулатору. Притом ће се користити различити предиктори и њихове конфигурације и прикупљаће се добијени резултати симулација.
- На крају, на основу резултата симулација биће извршена визуелизација резултата и евалуација дефинисаних модела извршавања. На основу резултата утврдиће се полазне хипотезе овог истраживања и биће изведени закључци као и могући правци даљег истраживања у вези са спекулативним извршавањем инструкција са непрецизно предвиђеним операндима.

#### Најрелевантнијих референце из отворене литературе у вези са тезом су:

1. Ishii, Y. Context-Base Computational Value Prediction with Value Compression. In Proceedings of the 1st Championship Value Prediction, Los Angeles, CA, USA, 3 June 2018.
2. Yang, L.; Huang, L.; Zheng, Z. Confidence Counter Modelling for Value Predictor. In Proceedings of the Great Lakes Symposium on VLSI 2023 (GLSVLSI'23), Knoxville, TN, USA, 5–7 June 2023; pp. 221–222.
3. Sheikh, R.; Cain, H.W.; Damodaran, R. Load Value Prediction via Path-Based Address Prediction: Avoiding Mispredictions Due to Conflicting Stores. In Proceedings of the Annual International Symposium on Microarchitecture (MICRO 2017), Boston, MA, USA, 14–17 October 2017; pp. 423–435.
4. Sheikh, R.; Hower, D. Efficient Load Value Prediction Using Multiple Predictors and Filters. In Proceedings of the 25th International Symposium on High Performance Computer Architecture (HPCA 2019), Washington, DC, USA, 16–20 February 2019; pp. 454–465.
5. Bandishte, S.; Gaur, J.; Sperber, Z.; Rappoport, L.; Yoaz, A.; Subramoney, S. Focused Value Prediction. In Proceedings of the 47th Annual International Symposium on Computer Architecture (ISCA 2020), Virtual Event. 30 May–3 June 2020; pp. 79–91.
6. Kalaitzidis, K.; Seznec, A. Leveraging Value Equality Prediction for Value Speculation. *ACM Trans. Archit. Code Optim. (TACO)* 2020, 18, 1–20.
7. Lipasti, M.H.; Wilkerson, C.B.; Shen, J.P. Value Locality and Load Value Prediction. *Comput. Archit. News* 1996, 24, 138–147.
8. Perais, A. A Case for Speculative Strength Reduction. *IEEE Comput. Archit. Lett.* 2021, 20, 22–25.
9. Yang, L.; Huang, L.; Yan, R.; Xiao, N.; Ma, S.; Shen, L.; Xu, W. Stride Equality Prediction for Value Speculation. *IEEE Comput. Archit. Lett.* 2022, 21, 57–60.
10. Seznec, A. Exploring Value Prediction with the Eves Predictor. In Proceedings of the 1st Championship Value Prediction, Los Angeles, CA, USA, 3 June 2018.
11. Koizumi, K.; Hiraki, K.; Inaba, M. H3VP: History Based Highly Reliable Hybrid Value Predictor. In Proceedings of the 1st Championship Value Prediction, Los Angeles, CA, USA, 3 June 2018.
12. Mittal, S. A Survey of Techniques for Dynamic Branch Prediction. *Concurr. Comput.* 2019, 31, e4666.
13. Championship Value Prediction (CVP). Available online: <https://microarch.org/cvp1/> (accessed on 4 July 2023).
14. Umeike, J.; Patel, N.; Manley, A.; Mamandipoor, A.; Yun, H.; Alian, M. Profiling Gem5 Simulator. In Proceedings of the International Symposium on Performance Analysis of Systems and Software (ISPASS 2023), Raleigh, NC, USA, 23–25 April 2023; pp. 103–113.

15. Henning, J.L. SPEC CPU2006 Benchmark Descriptions. *ACM SIGARCH Comput. Archit. News* 2006, 34, 1–17.
16. GitHub-Eembc/Coremark-pro: Containing Dozens of Real-World and Synthetic Tests, CoreMark®-PRO (2015) Is an Industry-Standard Benchmark That Measures the Multi-Processor Performance of Central Processing Units (CPU) and Embedded Microcontrollers (MCU). Available online: <https://github.com/eembc/coremark-pro> (accessed on 4 July 2023).

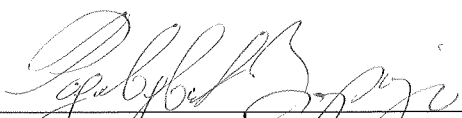
## 7. Закључак и предлог

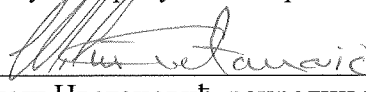
На основу приложене документације и стеченог целокупног утиска о теми докторске дисертације и досадашњег научног рада кандидата Уроша Раденковића, мастер инжењера електротехнике и рачунарства, Комисија је дошла до следећих закључака:

1. Кандидат испуњава све формалне и суштинске потребне услове прописане Законом о високом образовању, Статутом Универзитета у Београду и Статутом Електротехничког факултета Универзитета у Београду, за израду докторске дисертације.
2. Предложена тема **„Спекулативно извршавање инструкција са непрецизно предвиђеним операндима”** јесте научно заснована, а резултати који ће проистећи изградом ове докторске дисертације представљаће значајан и оригиналан допринос међународној научној заједници. Тема припада ужој научној области Рачунарска техника и информатика.

На основу свега претходно изложеног, Комисија са задовољством предлаже Наставно-научном већу Електротехничког факултета Универзитета у Београду да кандидату Урошу Раденковићу одобри израду докторске тезе под насловом **„Спекулативно извршавање инструкција са непрецизно предвиђеним операндима”** (енг. *Speculative execution of instructions with imprecisely predicted operands*), под менторством др Захарија Радивојевића, ванредног професора Електротехничког факултета Универзитета у Београду.

### ЧЛАНОВИ КОМИСИЈЕ

  
др Захарије Радивојевић, ванредни професор  
Универзитет у Београду – Електротехнички факултет

  
др Милош Цветановић, ванредни професор  
Универзитет у Београду – Електротехнички факултет

  
Др Владимир Миловановић, ванредни професор  
Универзитет у Крагујевцу – Факултет инжењерских наука

  
др Драгомир Ел Мезени, доцент  
Универзитет у Београду – Електротехнички факултет