



Универзитет у Београду
Већу научних области техничких наука

З А Х Т Е В

за давање сагласности на предлог теме докторске дисертације

Молимо да, сходно чл. 128. Закона о високом образовању (Сл.гласник РС бр.76/2005) дате сагласност на предлог теме докторске дисертације под насловом:

„Брзи ранк филтар са битским секвенцијалним излазом”

коју је пријавила **мр Драгана Прокин.**

Научна област: **електротехника**

ПОДАЦИ О КАНДИДАТУ:

Име, име једног од родитеља и презиме кандидата

Мр ДРАГАНА (ЗОРАН) ПРОКИН

Назив и седиште факултета на коме је стекао високо образовање

Електротехнички факултет у Београду

Година дипломирања: **1988.године**

Назив магистарске тезе кандидата

„Примена микроконтролера у индустријским уређајима за мерење протока флуида”

Назив факултета на коме је магистарска теза одбрањена:

Електротехнички факултет у Београду

Година одбране магистарске тезе: **1995.године**

Назив факултета на коме је кандидат завршио докторске студије: /

Одсек, смер или група: /

Година завршетка докторских студија: /

Обавештавамо вас да је Наставно-научно веће Електротехничког факултета на седници одржаној **16.3.2010.**године размотрило предложену тему и закључило да је тема подобна за израду докторске дисертације.

Прилог:

1. Предлог теме докторске дисертације са образложењем
2. Акт надлежног тела Факултета о подобности теме за израду докторске дисертације

ДЕКАН
ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА

Проф. др Миодраг Поповић



На основу чл.128 Закона о високом образовању и чл.66 и 68 Статута Електротехничког факултета у Београду, Наставно-научно веће на седници од 16.3.2010.године, донело је

О Д Л У К У

О ПРИХВАТАЊУ ТЕМЕ ДОКТОРСКЕ ДИСЕРТАЦИЈЕ

Прихвата се тема докторске дисертације под насловом: **„Брзи ранк филтар са битским секвенцијалним излазом“** коју је пријавила **мр Драгана Прокин.**

Д Е К А Н

Електротехничког факултета

Проф. др Миодраг Поповић

НАСТАВНО-НАУЧНОМ ВЕЋУ ЕЛЕКТРОТЕХНИЧКОГ ФАКУЛТЕТА У БЕОГРАДУ

Од стране Наставно-научног већа Електротехничког факултета у Београду одређени смо за чланове Комисије за оцену услова и прихватање теме докторске дисертације мр Драгана Прокин, дипломираног инжењера електротехнике, под насловом “Брзи ранк филтар са битским секвенцијалним излазом”. Након прегледа достављене документације, подносимо Наставно-научном већу Електротехничког факултета у Београду следећи

ИЗВЕШТАЈ

1. Подаци о кандидату

Драгана Прокин је рођена 1.06.1963. године у Параћину, где је завршила основну и средњу школу математичко-техничког усмерења. Дипломирала је у фебруару 1988. године на смеру Електроника Електротехничког факултета у Београду, са темом “Процесирање сигнала хомоморфним филтрирањем” из области дигиталног процесирања комплексног цепструма сеизмичког сигнала.

Магистрирала је са просечном оценом 10,00 у новембру 1995. године на смеру Електроника Електротехничког факултета у Београду са темом “Примена микроконтролера у индустријским уређајима за мерење протока флуида” из области пројектовања, хардверске и софтверске реализације и експерименталног тестирања електромагнетног мерача протока са медијан филтром за улазни сигнал.

Од 1988. до априла 2002. године је била запослена у Институту “Михајло Пупин”. У статусу водећег истраживача радила је на развоју, пројектовању и реализацији микропроцесорски управљаних уређаја за мерење неелектричних величина електричним путем, а посебно уређаја за мерење и контролу протока флуида. Такође је активно учествовала у истраживачким пројектима финансираним од стране Републичког фонда за технолошки развој и Министарства за науку и технологију везаним за развој нових фамилија интелигентних мерних инструмената, као и нових метода за мерење протока течних и гасовитих флуида, са посебним акцентом на развој универзалног хардвера за дигиталну обраду сигнала са сензора применом програмабилних интегрисаних компонената са високим степеном интеграције. Резултате је објавила у седам радова на домаћим конференцијама.

Од 2000. до априла 2002. године је била ангажована као спољни сарадник у Вишој електротехничкој школи у Београду на предметима Микрорачунари, Примена рачунара, Импулсна и дигитална електроника и Дигитална интегрисана електроника. Од априла 2002. до 2007. године је у статусу вишег предавача у Вишој електротехничкој школи у Београду, предавала Основе рачунарске технике 1, Електронику и Програмабилна логичка кола, за који је осмислила програм на основу вишегодишњег искуства стеченог на развојним пројектима. Од 2007. године у Високој школи електротехнике и рачунарства струковних студија у Београду предаје Програмабилна логичка кола и Архитектуру и организацију рачунара 1 и 2.

Током своје досадашње каријере мр Драгана Прокин је била аутор три рада у међународним часописима, од тога два са *impact* фактором (означених са *), два рада на међународним конференцијама и девет радова на домаћим конференцијама. У директној вези са докторском дисертацијом су рад 1. у врхунском међународном часопису са SCI листе и рад 2. у међународном часопису:

- 1.* Dragana Prokin, Milan Prokin, “Low Hardware Complexity Pipelined Rank Filter”, *IEEE Transactions on Circuits and Systems II*, accepted for publication, 2010.
2. Dragana Prokin, Milan Prokin, “Real-Time Pipelined Rank Filter”, *International Journal of Imaging Science and Engineering*, Vol.1, No.1, 2007.
- 3.* Kristijan Kuk, Dragana Prokin, Gabrijela Dimić, Branimir Stanojević, “Interactive Tasks as a Supplement to Educational Material in the Field of Programmable Logic Devices”, *Electronics and Electrical Engineering*, No. 2(98), 2010.

Доприноси објављени у наведеним радовима представљају део основних резултата истраживања који ће бити представљени у докторској дисертацији кандидата. Ти доприноси ће бити допуњени резултатима који су презентирани у радовима који се налазе у поступку рецензије у неколико врхунских и истакнутих међународних часописа са SCI листе.

Из напред наведеног, може се видети да се кандидат већ дуже времена континуирано бави истраживањем из области дигиталног процесирања сигнала и медијан филтара, применом програмабилних логичких кола и микроконтролера, тако да је квалификован за израду докторске дисертације на предложеној тему.

2. Предмет и циљ истраживања

Уклањање шума у дигиталној обради сигнала и процесирању слике се обично врши нелинеарним ранк или медијан филтрима или линеарним ниско-пропусним филтрима. Нелинеарни филтри су ефикаснији од линеарних филтара у случају филтрирања одбирака сигнала који знатно одступају од суседних одбирака сигнала услед суперпозиције не-Гаусовог шума, као што су: кликови, огреботине, импулсни шум и слично [1].

Видео камере обично захтевају хардверску имплементацију ранк филтра или знатно једноставнијег медијан филтра за адаптивно уклањање шума. Реконфигурабилне FPGA и CPLD архитектуре су довољно флексибилне и имају добар однос цене и перформанси, тако да се могу користити у адаптивним медијан филтрима, док ASIC реализације обично имају ограничену функционалност због унапред дефинисане архитектуре.

Најједноставнија дефиниција ранк филтра је да је вредност излазног одбирка ранк филтра реда R од N улазних одбирака изабрана тако да су R одбирака мањи или једнаки вредности излазног одбирка, док су $N-R$ одбирака већи или једнаки вредности излазног одбирка. У посебним случајевима медијан, минимум и максимум филтра, ранк је фиксиран на $R = k = N / 2$ (целобројно дељење), $R = 0$ и $R = N-1$, респективно. Медијан филтар се типично користи за филтрирање импулсног шума без замућивања ивица слике, док се минимални и максимални филтери користе за повећање и смањење региона и линија у сликама коришћеним за препознавање образаца [2].

У VLSI реализацијама медијан филтара као специјалне врсте ранк филтра се користе аналогне и дигиталне технике. У аналогним имплементацијама се користе паралелне архитектуре за бинарно претраживање на нивоу бита, које не дају задовољавајућу тачност када број улазних одбирака расте. Дигиталне реализације са компараторима одбирака и сабирачима са преносом омогућава велику пропусну моћ коришћењем архитектуре цевовода (pipeline), али не решавају проблем кашњења. VLSI дизајн омогућава и употребу мрежа са пермутацијама и пропагацијом бита, које уносе кашњење пропорционално броју улазних одбирака и броју бита у одбирку. Алгоритми за дигиталне ранк филтре могу бити сврстани у две категорије: алгоритме који процесирају бите и алгоритме који процесирају речи [3].

Алгоритми који процесирају бите су обично бољи за хардверску имплементацију из следећих разлога: а) једноставније је извести комбинаторне функције бинарних варијабли, б) основни процесорски модули су мали, регуларни и понављају се, и ц) комплексност хардвера се повећава линеарно са прозором величине N одбирака са W бита по сваком одбирку.

Алгоритми који процесирају бите у суштини врше бинарну претрагу међу несортираним подацима помоћу регистра маске и логике за ажурирање маске [4]-[12], чиме се дефинише ефективни подскуп улазних одбирака за следећу фазу процесирања, која може бити дизајнирана у облику затворене петље или цевовода. Облик затворене петље израчунава и избацује један бит излазног резултата при сваком такту, поновним коришћењем истог процесорског степена изнова све док се не генеришу сви бити излазног резултата. Облик цевовода користи W процесорских степени, при чему сваки степен генерише један бит излазног резултата, који пролази кроз сет регистара за кашњење, тако да формира комплетан излазни одбирак при сваком такту, независно од броја N улазних одбирака.

Медијан филтрирање бинарних сигнала се обавља за сваку позицију бита почев од најзначајнијег бита (MSB) до најмање значајног бита (LSB). Метода проверава да ли је "1" или "0" већински бит међу свим MSB, јер ће излазни резултат бити унутар подскупа улазних

одбирака са MSB једнаким већинском биту. Метода наставља са следећим битом (MSB-1) до LSB. Бит "0" се броји у [9], [10], бит "1" се броји у [4]-[7], [12], док се у [8], [11] броје и "1" и "0" бити, што не представља функционалну разлику између ових метода.

У алгоритму који ради са речима, основне операције се примењују на речи, што је погодније за примену у софтверу због нерегуларне структуре података и операција, као што су: сортирање са мехуром, сортирање селекцијом, сортирање спајањем, брзо сортирање и сортирање транспозицијом [13]-[19]. Алгоритам ранк филтра са сортирањем (quick-sort) је насложенији и најспорији, јер захтева највећи број поређења између одбирака. Бржи алгоритми за делимично сортирање смањују број поређења, али су и даље непрактични за софтверске имплементације у реалном времену. Најбржи алгоритам са поређењем користи раздвојене кернеле и коначне машине стања, али не може да се користи за све ранкове.

Циљ докторске дисертације је да представи бит секвенцијални ранк филтар ниске хардверске сложености од N улазних одбирака са W бита по сваком одбирку са једноставном логиком уместо: регистара маске, маски за ажурирање логике и логике за подешавање ранка, које се користе у најбољим познатим методама за ранк и медијан филтрирање.

Предложени медијан филтри се такође могу лако применити као градивни блокови у сложеним апликацијама [20]-[26], као што су:

- тежински медијан филтар, у коме сви одбирци имају тежинске факторе;
- централни тежински медијан филтар, у коме само централни одбирак има тежински фактор;
- ранком условљен медијан филтар, у коме се сматра да централни одбирак има суперпониран шум уколико се налази ван опсега ранка, и у том случају се замењује резултатом медијан филтрирања;
- ранк филтар са праговима, у коме се централни одбирак замењује резултатом медијан филтрирања уколико се налази ван опсега прагова, који су одређени на основу локалне статистике;
- ранк филтар за одређивање средње вредности, који искључује централни одбирак из израчунавања ранка, али користи вишеструке прагове за детекцију импулсног шума на основу разлике централног одбирка и осталих одбирака у прозору;
- адаптивни ранк филтар заснован на двоструком механизму за детекцију импулсног шума, при чему се у првом кораку одређује да ли централни одбирак лежи ван ранк опсега, и коришћењу централног тежинског медијан филтра у другом кораку;
- ранк филтар са избацивањем минималних и максималних вредности у првом кораку, и израчунавањем тежинске средње вредности преосталих одбирака у другом кораку.

Релевантне референце које указују на перманентну актуелност теме су:

- [1] S. Marshall, *Logic-based Nonlinear Image Processing*. Bellingham, Washington, 2007, pp. 57-71.
- [2] T. Chen and H. R. Wu, "Space variant median filters for the restoration of impulse noise corrupted images," *IEEE Trans. Circuits Syst. II*, vol. 48, no. 8, pp. 784-789, Aug. 2001.
- [3] D. S. Richards, "VLSI median filters," *IEEE Trans. Acoust., Speech, Signal Process.*, vol. 38, no. 1, pp. 145-153, Jan. 1990.
- [4] K. Chen, "Bit-serial realizations of a class of nonlinear filters based on positive Boolean functions," *IEEE Trans. Circuits Syst.*, vol. 36, no. 6, pp. 785-794, Jun. 1989.
- [5] C. L. Lee and C. W. Jen, "Bit-sliced median filter design based on majority gate," *IEE Proc.-G*, vol. 139, no. 1, pp. 63-71, Feb. 1992.
- [6] I. Hatirnaz, F. K. Gurkaynak, and Y. Leblebici, "Realization of programmable rank-order filter architecture using capacitive threshold logic gates," in *Proc. IEEE Int. Symp. Circuits Syst.*, vol. 1, May 1999, pp. 435-438.
- [7] A. Gasteratos, I. Andreadis, and Ph. Tsalides, "Realization of rank order filters based on majority gate," *Pattern Recognition*, vol. 30, no. 9, pp. 1571-1576, Sep. 1997.
- [8] H. Yamasaki and T. Shibata, "A high-speed median filter VLSI using floating-gate-MOS-based low-power majority voting circuits," in *Proc. ESSCIRC*, Sep. 2005, pp. 125-128.

- [9] B. Arambepola, "VLSI architecture for high speed rank and median filtering," *Electron. Lett.*, vol. 24, no. 8, pp. 1179-1180, Sep. 1988.
- [10] C. Chang and V. Punam, "A real-time bit-serial rank filter implementation using Xilinx FPGA," in *Proc. SPIE, Real-Time Image Processing*, Jan. 2008, vol. 6811, pp. 68110F (1-8).
- [11] D. Milojevic, "Implementation of ranking filters on general purpose and reconfigurable architecture based on high density FPGA devices," in *Proc. Int. Conf. Field Programmable Logic and Applications*, Aug. 2005, pp. 602-605.
- [12] B. K. Kar and D. K. Pradhan, "A new algorithm for order statistic and sorting," *IEEE Trans. Signal Process.*, vol. 41, no. 8, pp. 2688-2694, Aug. 1993.
- [13] T. W. Lee, J. H. Lee, and S. B. Choo, "FPGA implementation of a 3x3 window median filter based on a new efficient bit-serial sorting algorithm," in *Proc. 7th Korea-Russia Int. Symp., KORUS*, 2003, pp. 237-242.
- [14] K. Oflazer, "Design and implementation of a single chip 1-D median filter," *IEEE Trans. Acoust., Speech, Signal Processing*, vol. 31, no. 5, pp. 1164-1168, Oct. 1983.
- [15] L. W. Chang and J. H. Lin, "A bit-level systolic array for median filter," *IEEE Trans. Signal Process.*, vol. 40, no. 8, pp. 2079-2083, Aug. 1992.
- [16] K. Benkrid, D. Crookes, and A. Benkrid, "Design and implementation of a novel algorithm for general purpose median filtering on FPGAs," in *Proc. IEEE Int. Symp. Circuits Syst.*, 2002, vol. 4, pp. 425-428.
- [17] J. Scott, M. Pusateri, and M. U. Mushtaq, "Comparison of 2D median filter hardware implementations for real-time stereo video," in *Proc. 37th IEEE Applied Imagery Pattern Recognition Workshop*, Oct. 2008, pp. 1-6.
- [18] S. A. Fahmy, P. Y. K. Cheung, and W. Luk, "Novel FPGA-based implementation of median and weighted median filters for image processing," in *Proc. Int. Conf. Field Programmable Logic and Applications*, Aug. 2005, pp. 142-147.
- [19] Z. Vasicek and L. Sekanina, "Novel hardware implementation of adaptive median filters" in *Proc. 11th IEEE Design and Diagnostics of Electronic Circuits and Systems Workshop*, Apr. 2008, pp. 1-6.
- [20] S. Manikandan and D. Ebenezer, "A new prediction based adaptive median filter for restoration of degraded audio signals," in *Proc. Int. Conf. Signal Processing, Communications and Networking*, Jan. 2008, pp. 203-207.
- [21] L. Li and L. Xiuhua, "A new adaptive median filtering based on multidirectional criterion", in *Proc. Int. Conf. MultiMedia and Information Technology*, Dec. 2008, pp. 342-344.
- [22] X. Deng, Y. Xiong, and H. Peng, "A new kind of weighted median filtering algorithm used for image processing," in *Proc. Int. Symp. Information Science and Engineering*, Dec. 2008, vol. 2, pp. 738-743.
- [23] K. Nallaperumal, J. Varghese, S. Saudia, R. K. Selvakumar, K. Krishnaveni, and S. S. Vinsley, "Selective switching median filter for the removal of salt & pepper impulse noise," in *Proc. Int. Conf. Wireless and Optical Communications Networks*, 2006, pp. 1-5.
- [24] V. R. Vijaykumar, D. Ebenezer, and P. T. Vanathi, "Detail preserving median based filter for impulse noise removal in digital images," in *Proc. 9th Int. Conf. Signal Processing*, Oct. 2008, pp. 793-796.
- [25] Y. Zhou, Q. Tang, and W. Jin, "A fast adaptive switching median filter based on measure-integral," in *Proc. 7th World Congress Intelligent Control and Automation*, June 2008. pp. 6760-6763.
- [26] S. Balasubramanian, S. Kalishwaran, R. Muthuraj, D. Ebenezer, and V. Jayaraj, "An efficient non-linear cascade filtering algorithm for removal of high density salt and pepper noise in image and video sequence," in *Proc. Int. Conf. Control, Automation, Communication and Energy Conservation*, June 2009. pp. 1-6.

3. Полазне хипотезе

Ранк филтри се користе за елиминисање шума једнодимензионалних сигнала (нпр. сеизмичког) и дводимензионалних сигнала (нпр. слике), као и побољшавање структура унутар сигнала (нпр. константни сигнали и ивице). Специјални случајеви ранк филтара су филтри за одређивање минимума и максимума и широко коришћени медијан филтри. Ранк филтри спадају у групу нелинеарних филтара и често имају релативно дуго време извршавања, што их чини непрактичним у већини временски критичних апликација.

У пракси ранк филтри показују знатно боље резултате од филтара заснованих на израчунавању средње вредности сигнала у дефинисаном прозору, са и без тежинских коефицијената, односно филтара пропусника ниских учестаности, с обзиром да су сви ови филтри веома осетљиви на екстремне вредности сигнала, а посебно на шум сачме и “снег” у слици. Такође, ранк филтри не мењају типичне структуре унутар сигнала, као што су константни делови, рампе и степ промене.

Познате реализације ранк и медијан филтара су изузетно сложене, релативно споре и имају значајно кашњење. Пошто су сви референцирани алгоритми засновани на непарном броју одбирака $N=2k+1$ који је заправо користи у пракси, комплетна докторска дисертације ће бити базирана на овој претпоставци.

4. Научне методе истраживања

Научне методе које су примењене у изради ове докторске дисертације обухватају примену комбинованих теоријских, симулационих и експерименталних метода у циљу решавања наведених проблема. У првом делу докторске дисертације се теоријски обрађују постојећи алгоритми ранк филтара, анализирају проблеми при њиховој имплементацији, број потребних инструкција у софтверској реализацији и сложеност хардверске реализације у програмабилном логичком колу. У другом делу докторске дисертације се теоријски обрађује нови брзи алгоритам ранк филтра, његова софтверска и хардверска реализација у програмабилном логичком колу, а затим обавља поређење са постојећим методама.

5. Очекивани научни допринос

У оквиру предложене докторске дисертације очекују се следећи научни доприноси:

- идентификовање проблема у реализацији и брзини рада постојећих ранк филтара
- анализа софтверске и хардверске сложености постојећих ранк филтара
- развој новог алгоритма ранк филтра са битским секвенцијалним излазом
- развој софтверске реализације новог ранк филтра минималне сложености у програмском језику C
- развој хардверске реализације новог ранк филтра са малим кашњењем и великом брзином процесирања у програмабилном логичком колу
- симулација и експериментална верификација новог ранк филтра
- поређење новог ранк филтра са постојећим ранк филтрима

6. План истраживања и структура рада

План истраживања обухвата анализу постојећих ранк и медијан филтара, а затим проналажење методе за убрзање рада ранк филтра применом битског секвенцијалног излаза, а затим њену софтверску и хардверску реализацију и поређење са постојећим методама.

Докторска дисертација ће садржати осам поглавља, укључујући увод као прво поглавље и закључак као осмо поглавље. У другом поглављу ће бити представљена теоријска основа ранк и медијан филтара. У трећем поглављу ће бити дат детаљан преглед хардверских и софтверских метода за ранк и медијан филтрирање. У четвртном поглављу ће бити представљен алгоритам новог ранк филтра. У петом поглављу ће бити презентирана софтверска реализација, а у шестом поглављу хардверска реализације новог ранк филтра. У седмом поглављу ће бити презентирано детаљно поређење са постојећим реализацијама са становишта заузећа ресурса и максималног радног такта.

7. Закључак и предлог

На основу изложеног, Комисија констатује да кандидат мр Драгана Прокин испуњава све формалне и суштинске услове за приступање изради докторске дисертације, и да је предложена тема научно актуелна у области процесирања сигнала. Резултати до који би кандидат на крају требало да дође, имали би не само теоријски, већ и значајан практичан допринос.

Комисија предлаже Наставно-научном већу Електротехничког факултета у Београду да одобри мр Драгани Прокин израду докторске дисертације под насловом “Брзи ранк филтар са битским секвенцијалним излазом”.

Београд, 8.03.2010.

др Миодраг Поповић, ред. проф.

др Јелена Поповић, доц.

др Бранимир Рељин, ред. проф.